低温漂系数高电源抑制比的带隙基准源设计

一.成果完成人及所在单位： 彭浩，光电与通信工程学院 指导教师：林海军

二.成果简介：

设计了一种高电源抑制比和低温系数的带隙基准源。在电源电压为 3.3V，基于 SMIC 0.18μm CMOS 工艺的仿真条件下。结果表明，在-40℃～130℃的温度范围内，带隙基准源的温度漂移系数为 3.255ppm/℃。在 1Hz 频率下，PSRR 为-103.192dB。功耗为 13.1996μW。通过蒙特卡洛仿真，失调电压为 2.15591mV。该带隙基准源电路具有一定的工程应用价值。

三. 主要研究内容及创新点：

提出了一种带隙基准源的结构。采用无运放结构的带隙基准源，并设计负反馈环路，以保持基准电压稳定，减少电路功耗和面积，有效消除运放输入端的偏置电压。通过使用共源共栅极电流源提供偏置，改善带隙参考电路的 PSRR，并且通过使用非线性补偿原理改善了带隙参考电压的温漂系数。图 1 为带隙基准的电路原理图，图 2 为不同工艺角下的温度特性曲线，分别选择 TT、SS 和 FF 三个工艺角，在-40℃~130℃的温度范围内进行仿真。在 TT 工艺角下，带隙具有最佳的温度漂移系数，为 3.255ppm/℃。图 3 显示了不同工艺角下带隙基准源的 PSRR 仿真结果。可以看出，在 TT 工艺角下，1Hz 的 PSRR 为 103.192dB，1KHz 的 PSRR 为-98.694dB。如图 4 所示，带隙基准的平均输出电压为 1.24520V，偏移电压值为 2.15591mV。

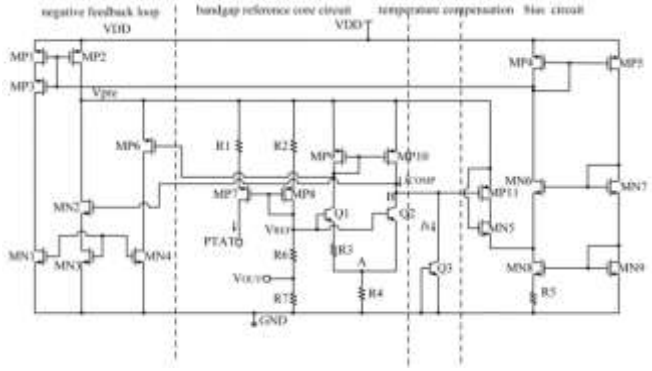


图 1 带隙基准电路图

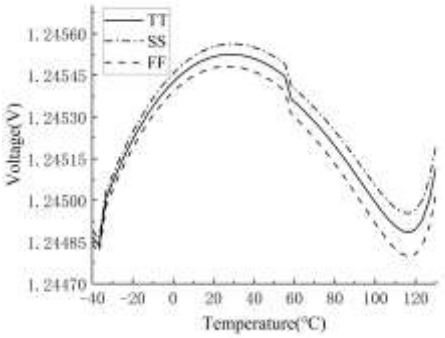


图 2 不同工艺角下的温度特性曲线

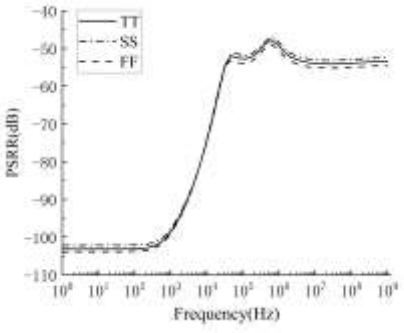


图 3 不同工艺角下的电源抑制比

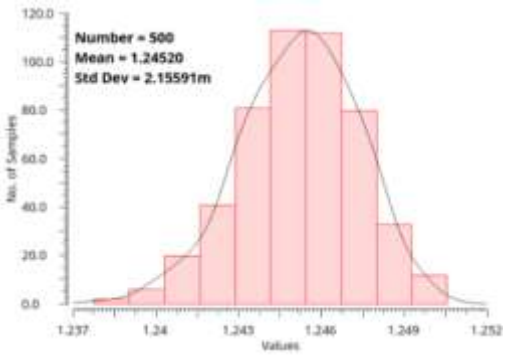


图 4 蒙特卡洛仿真图

四. 主要研究成果及应用情况

在 2022 年第四届电路与系统国际会议（ICCS2022）发表论文《Design of a Bandgap Reference with Low Temperature Drift and High PSRR》一篇（已收录），学生作者：彭浩，通讯作者：林海军。

联系人：彭浩， 电 话：13004486432 Email:michael2511@163.com